

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

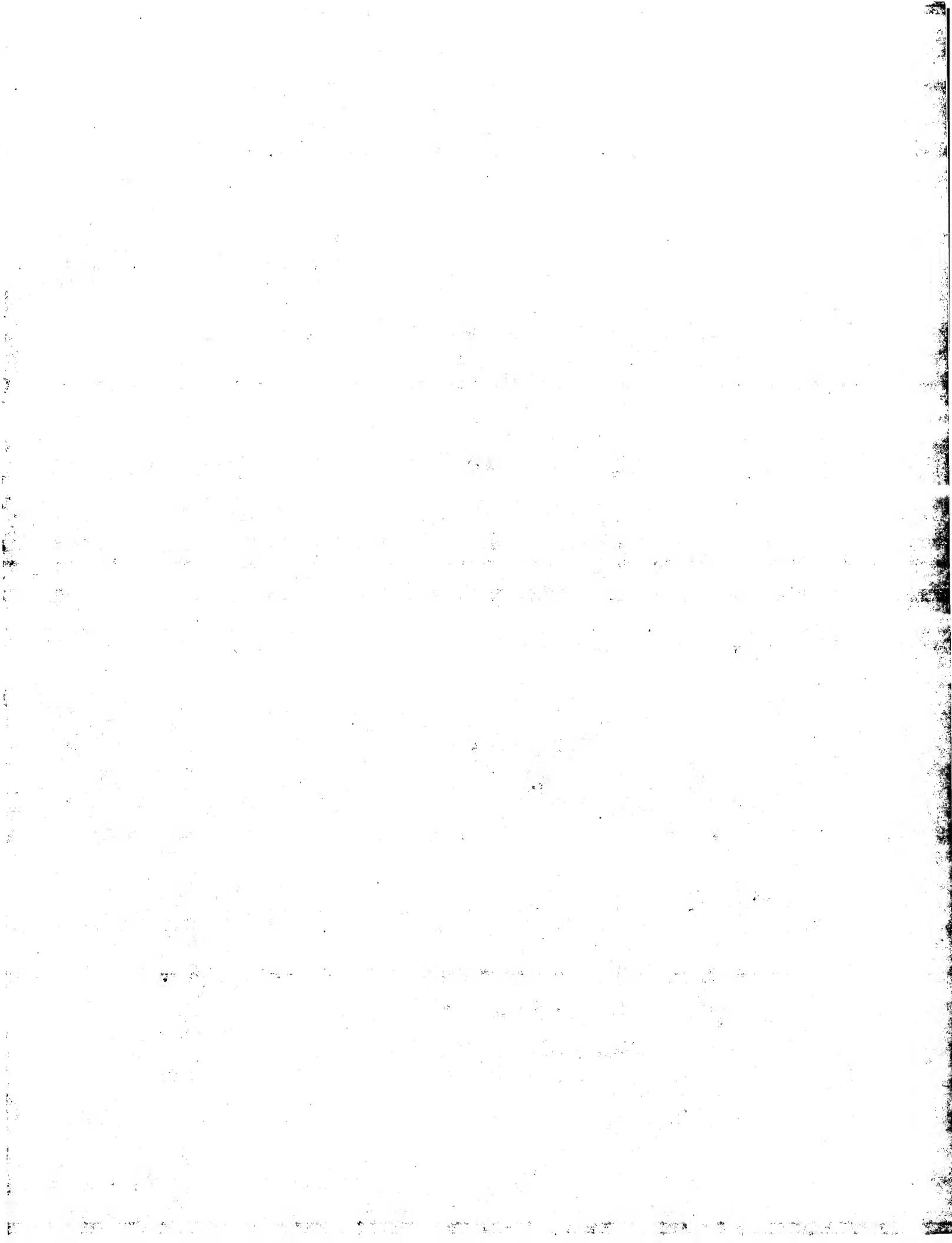
Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**



(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07272990 A**

(43) Date of publication of application: **20.10.95**

(51) Int. Cl

**H01L 21/02**

(21) Application number: **05042984**

(71) Applicant: **TEXAS INSTR INC <TI>**

(22) Date of filing: **03.03.93**

(72) Inventor: **MEHRDAD M MOSLEHI  
JOHN KUEENE  
RINO BERO**

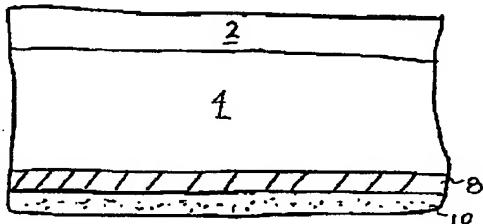
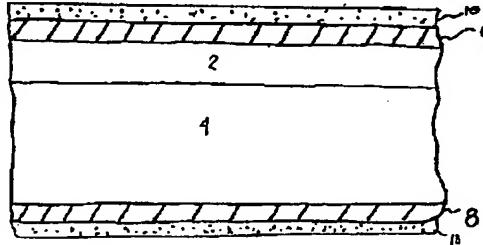
**(54) MANUFACTURE OF SEMICONDUCTOR WAFER**

**(57) Abstract:**

**PURPOSE:** To make uniformity in reproducibility almost without fluctuations or drifts for rear surface emissivity by forming an upper surface layer of a silicon nitride on a rear surface of a wafer.

**CONSTITUTION:** Starting from an epitaxial wafer having a lightly doped region 2 on a heavily doped substrate region 4, a protective oxide layer 6 is deposited of vapor-deposited on a surface of the wafer. Then, the wafer is overturned, and a sealing oxide 8 is deposited on the rear surface of the wafer. Next, silicon nitride layers 10 are deposited on front and rear surfaces of the wafer. Then, the rear surface of the wafer is covered with a protective photoresist layer, the layer 10 of the front surface is removed by using selective etching, and the photoresist is removed. Thus, the rear surface structure of the wafer without fluctuations and emissivity of satisfactory reproducibility can be obtained.

**COPYRIGHT: (C)1995,JPO**





(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-272990

(43)公開日 平成7年(1995)10月20日

(51)Int.Cl.<sup>6</sup>

H 01 L 21/02

識別記号

庁内整理番号

B

F I

技術表示箇所

審査請求 未請求 請求項の数1 OL (全9頁)

(21)出願番号 特願平5-42984

(22)出願日 平成5年(1993)3月3日

(71)出願人 590000879

テキサス インスツルメンツ インコーポ  
レイテッド

アメリカ合衆国テキサス州ダラス, ノース  
セントラルエクスプレスウェイ 13500

(72)発明者 メールダッド エム. モスレヒ

アメリカ合衆国テキサス州ダラス, セゴビ  
ア ドライブ 15350 - ピー

(72)発明者 ジョン クエーネ

アメリカ合衆国テキサス州ダラス, オウデ  
リア ロード 12920

(74)代理人 弁理士 浅村 皓 (外2名)

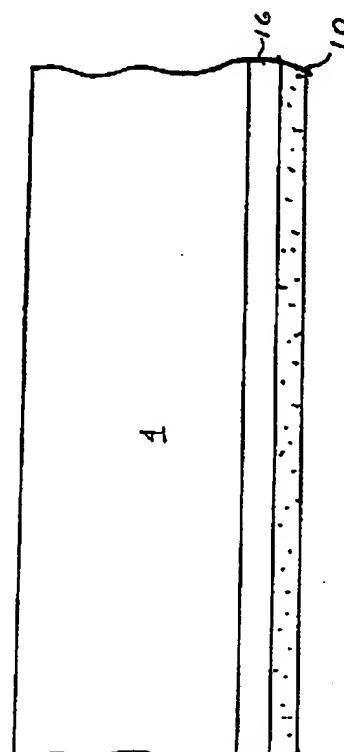
最終頁に続く

(54)【発明の名称】 半導体ウエーハの製造方法

(57)【要約】

【目的】 単一ウエーハの急熱処理(RTP)工程を均一で再現性のあるものにするには、全工程中でウエーハの裏面の状態を一定に保つ必要があるが、単に酸化物で被覆するだけでは十分でないので、優れた前処理法を開示する。

【構成】 RTP による総合的な装置処理のための適切なウエーハ裏面構造を形成するいくつかの工程フローを提案する。これらの裏面の状態により、再現性のある RTP 均一性と、正確な高温の校正および測定が保証される。ウエーハ裏面の近くに不純物濃度の高い層を形成することにより、高温においても、ケイ素の低圧化学蒸着などのより低温の RTP 工程においても、赤外線がほとんど透過しない。裏面に2層(酸化物および窒化物)を用いることにより、熱酸化のために不純物の外方拡散と裏面酸化物の成長が起こるのを防ぐ。



## 【特許請求の範囲】

【請求項1】 ウエーハ裏面上に窒化ケイ素の上面層を形成することを特徴とする半導体ウエーハの製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 単一ウエーハの急速熱処理(RTP)は、例えば熱酸化および窒化エピタキシャル成長、接合の徐冷、ケイ化物の形成/徐冷、CMOS(相補型金属酸化物半導体)の完全形成、急熱化学堆積法(RTCVD)、などの各種の応用において重要な製造技術となってきている。半導体の小規模工場や従来の工場の環境の中などにおいて、全フロー単一ウエーハの集積化処理に主力が注がれてきた。

## 【0002】

【従来の技術】 RTPにおける1つの重要な要件は、再現性があつて正確な温度の測定および制御を行なうことである。ウエーハのパターンや工程が温度の測定および均一で再現性のあるRTP法による製造工程のための制御に影響を与えないようにするための一つの方法として、RTP照明器に挿入されウエーハの裏面を調べるための光パインにより、ウエーハの多点の温度を測定している。

【0003】 従って RTP 中のウエーハの裏面の状態や、裏面の特性の変化は、ウエーハの温度の測定の精度と再現性に強い影響を与えるものである。更に、ウエーハの裏面の放射率と表面状態の均一性は、通常高温度測定に強い影響を与え、従って RTP の均一度とウエーハ間の工程の再現性に強い影響を与える。

## 【0004】

【発明が解決しようとする課題】 半導体装置の集積化製造手順には多数の RTP 製造段階が含まれる。従来の集積化技術では、集積、成長、エッティング工程によりウエーハの裏面の構造と放射率がいろいろ変化する。従って集積化工程中に裏面の放射率が再現性があつて均一でほとんど変化やドリフトがないようにするために、半導体ウエーハの裏面の適切な前処理が必要ある。

【0005】 ウエーハの裏面に単一の二酸化ケイ素層を持つウエーハは市販されている。しかし、単一酸化物層は不純物の外方拡散(従って工程間とウエーハ間の相互汚染)を防ぐのに役立つだけあって、RTP法による集積化処理に対して工程の裏面放射率および表面状態を均一にするという上に述べた他の要求には応えない。

## 【0006】

【課題を解決するための手段】 以下に、エピタキシャル型ウエーハおよびバルクウエーハに関して、半導体ウエーハの裏面の前調整処理(pre-conditioning)を行なうための工程フローを説明する。

【0007】 エピタキシャル・ウエーハの裏面に対する本発明の前調整処理はバルク・ウエーハの裏面前調整処理と同様であるが、最も大きな違いは、エピタキシャル

ウエーハ前調整処理においてはバルク・ウエーハ前調整処理とは異なり(イオン注入、気相ドーピング、固体ソースドーピングなどによる)追加の裏面ドーピングを行なわないことである。

## 【0008】

【実施例】 エピタキシャル・ウエーハの裏面の調製の望ましい工程フローを次に示す(ただしウエーハはP<sup>+</sup>基板上にP<sup>-</sup>エピタキシャル層を持つと仮定する。N<sup>+</sup>基板上にN<sup>-</sup>エピタキシャル層を持つものも用いてよい)。

【0009】 1) 図1の断面図に示すように、不純物濃度の高い基板領域4の上に不純物濃度の低い領域2を持つエピタキシャル・ウエーハから出発して、ウエーハの表面に保護酸化物層6を堆積又は蒸着する。この堆積は単一ウエーハプラズマ増強化学的気相成長法(PECVD)で行なってよく、厚さ0.05ないし0.1ミクロン(500ないし1000オングストローム)の保護酸化物層を形成する。

【0010】 2) この工程の処理後の構造の断面を示す図2において、ウエーハを裏返しにし、単一ウエーハ PECVD 法によってウエーハの裏面にシール酸化物8を堆積する。ここで形成される裏面のシール酸化物の厚さは、例えば0.1ミクロン(1000オングストローム)である。

【0011】 3) この工程の処理後の構造の断面を示す図3において、低圧化学的気相成長法(LPCVD)を用いてウエーハの前面および裏面に窒化ケイ素層10を堆積する。

【0012】 4) この工程の結果生じる構造の断面を示す図4において、ウエーハの裏面を保護ホトレジスト層12で被膜し、プラズマエッティングなどの選択的エッティングを用いて表面の窒化物層を除く(片面プラズマエッティングを用いる場合は、ホトレジストの使用は任意である)。

【0013】 5) ホトレジストを除く。

【0014】 6) HFエッティングなどの一定時間の湿式エッティングを用いて表面の酸化物を除く。HFエッティングで取り除かれるのは、前面の酸化物と、ほんの少量の裏面の窒化物である。これはHFのエッティング液内では、酸化物のエッティング速度に比べて窒化物のエッティング速度が非常に遅いからである。

【0015】 処理後の構造を、図5の断面図で示す。図5に示すウエーハ裏面の構造を製造するための製造法は他にいくつかある。上に述べたフローは一例である。

【0016】 以下に開示するのは、例えば不純物濃度の低いp<sup>-</sup>とn<sup>-</sup>型のバルク半導体ウエーハに適用できる第1の望ましい裏面調製法である。説明は、工程に従って生成される構造の断面を示す図6から図10を参照して行なう。

【0017】 1) TEOS(4エチル・オルソ・ケイ酸塩)

50 などを用いたよく知られたLPCVD法により、ウエーハの

上面(表面)と下面(裏面)に酸化ケイ素層6を堆積する。また酸化物層は、高圧熱酸化(HIPPOX)によって作ることもできる。酸化物の厚さは0.1ミクロン(1000オングストローム)でよい。

【0018】2) LPCVD法を用いて、ウエーハの前面と裏面に窒化ケイ素層10を堆積する。

【0019】3) 裏面のp<sup>-</sup>基板に対して、p型不純物ホウ素のイオン注入を行なう。または裏面のn<sup>-</sup>基板に対して、n型不純物(リン)のイオン注入を行なう。例えば不純物の濃度の低いp<sup>-</sup>型基板に対しては、200-400KeVで1cm<sup>2</sup>当り5x10<sup>15</sup>から5x10<sup>16</sup>のホウ素原子の注入を行なってよい。この工程により、基板の裏面には不純物濃度の高い層14が形成される。

【0020】4) ウエーハの裏面をホトレジスト12で被膜する(これは任意である)。

【0021】5) 表面の窒化物層10をエッティングで除く。これはよく知られたプラズマエッティング法で行なうことができる。片側プラズマエッティングを用いる場合は、ウエーハの裏面のホトレジストマスクはなくてよい。

【0022】6) HFエッティング液を用いて表面の酸化物層6を除き、次にホトレジスト12を除く。

【0023】7) ウエーハの前加熱清浄を行なった後、注入徐冷を行い、裏面の不純物を活性化し注入する。

【0024】8) これでウエーハは、RTP法による装置の集積化処理の準備ができた。裏面のp<sup>+</sup>層は、赤外線エネルギーがウエーハを透過するのを防ぐのに用いる。高温計による温度測定は、ウエーハの放射率に非常に敏感である。バルク(または少なくともその厚み方向)の不純物濃度が高くなれば、赤外線放射率はバルクウエーハへのドーピングによっても変わる。従って、裏面がp<sup>+</sup>またはn<sup>+</sup>不純物層を持つウエーハは、一層不伝導性又は不透明である。

【0025】従って、ウエーハの裏面は不伝導性であることが望ましい。酸化物/窒化物の層があると、高温度の熱処理中に、ホウ素のp<sup>+</sup>不純物外方拡散や相互汚染の影響を防ぐことができる。更に窒化ケイ素が酸化を妨げるので、これらの層はウエーハの裏面に酸化物が成長するのを防いでいる。最後の製造工程において集積化工程中裏面の酸化物/窒化物層は変わらず均一である。

【0026】裏面の酸化物/窒化物層は、最後に裏面の金属被覆を行なう前に取り除くことができる。このような状件により、多数のRTP工程を用いた單一ウエーハ集積化処理中の高温計による温度の測定と校正が簡単になる。必要があれば、高濃度の不純物(すなわちホウ素)をウエーハの裏面に注入する(またはウエーハ裏面近くの不純物濃度の高い層、すなわち裏面のp<sup>+</sup>層を形成する)ために必要な高温徐冷は、本来の集中(gathering thermal cycle)と組み合わせることができる。これにより、熱徐冷工程を別に行なう必要がなくなる。

【0027】また、(p<sup>+</sup>またはn<sup>+</sup>不純物層に代えて)赤外線阻止層を形成するために、なんらかの永久的な裏面損傷を用いること(例えば炭素やアルゴンなどの適当な元素のメガ電子ボルトの高濃度イオン注入を用いること)が可能である。

【0028】次に示すのは、バルク非エピタキシャル半導体ウエーハに適用できる望ましい第2の裏面調製方法である。この説明は、以下の工程の結果得られる構造の断面を示す図11から図14を参照して行なう。

【0029】1) ウエーハの事前清浄を行い、続いてウエーハの前面(だけ)に酸化物6を形成する。例えば、単一ウエーハまたはPECVDを用いて、酸化物の厚みを約0.1ミクロン(1000オングストローム)にすることができる。

【0030】2) 4-10%のホウ素を含む約0.5-1ミクロンのホウケイ酸ガラス(BSG)16をウエーハの裏面に堆積する。または炉を使って、BSG層をウエーハの両側に堆積することもできる。このBSG層は、ウエーハ裏面のドーピングのための不純物のソースとしても、以下に形成される窒化ケイ素の下のバッファ層としても働く。

【0031】3) LPCVD法により、約0.13ミクロン(1300オングストローム)の窒化ケイ素層10をウエーハの両側に堆積する。

【0032】4) ウエーハ裏面をホトレジスト12で被覆する。

【0033】5) 表面の窒化物層をエッティングする。これは、よく知られた選択性プラズマエッティング法により行なうことができる。

【0034】6) 表面の酸化物層6を除き、次にホトレジスト12を除く。

【0035】7) 炉に入れるためにウエーハを清浄にし、次に例えば1000-1100°Cで徐冷して、ウエーハの裏面にプランケット(又は空位)p<sup>+</sup>不純物層17を形成する。

【0036】8) これでウエーハは、多数のRTP工程を含む集積化処理の準備ができた。

【0037】エピタキシャル・ウエーハの裏面構造の調製を行なう別の方法を、以下の工程に従って得られる構造の断面を示す図15から図18を参照して説明する。

【0038】1) LPCVD法により、ウエーハの裏面と表面に約0.1ミクロン(1000オングストローム)の厚さの酸化物層6を堆積する。または熱酸化により酸化物を形成する。

【0039】2) LPCVD法により、ウエーハの表面および裏面に約0.1-0.13ミクロン(1000-1300オングストローム)の厚さの窒化ケイ素層10を堆積する。

【0040】3) ウエーハの裏面をホトレジスト12で被膜する。

【0041】4) ウエーハの表面から窒化物10をエッティングする。例えば、よく知られている選択性プラズマエ

ッチング技術を使うことができる。

【0042】5) 前面酸化物を除く(HFによる湿式エッチングを用いて)。

【0043】6) ホトレジストを除く。

【0044】7) 後続の装置製造工程に用いるためにウエーハを清浄にする。

【0045】8) これで、ウエーハは集積化処理時RTPの準備ができた。

【0046】優れたRTPの均一性とウエーハ間の製造工程による再現性を達成するためには、裏面の酸化物層と窒化物層の厚みの均一性をできるだけ高くしなければならない。これにより、全てのウエーハに対する放射率が均一で再現可能な状態になり、正確で再現可能なウエーハの温度測定と再現性のよい工程と均一な制御が達成される。

【0047】

【効果】本発明の効果は次の通りである。

【0048】1. 均一で再現性のよい裏面放射率が得られる。

【0049】2. 集積化工程フローを通じて一定の裏面層が得られ、従って変動のないウエーハの裏面構造と再現性のよい放射率が得られる。

【0050】3. 酸化物/窒化物層があるために、基板の不純物の外方拡散を妨げる拡散障壁が得られる。

【0051】4. 裏面の窒化物が(例えばフィールド酸化中に)酸化を妨げるので、全工程の各種の熱酸化工程で、裏面に酸化物が成長しない。

【0052】5. 単なる酸化物層に比べると、窒化物/酸化物層は不純物の外方拡散に対してはるかに優れた拡散障壁なので、相互汚染の影響は完全に除かれる。

【0053】6. 装置の製造フローを通じて、各種のプラズマおよび湿式酸化エッチング工程ではほとんど窒化物のエッチングが起こらないので、全工程を通じて裏面の窒化物は変化しない。本発明の裏面構造を持つ半導体ウエーハに関するこの望ましい集積化工程フローの方法は上に述べた通りであって、装置の製造フロー中、裏面の窒化物/酸化物/不純物(doped s:)構造は確実に保持される。

【0054】更に窒化物の上層は、各RTP工程の前および途中で最上層を形成したままである。例えば、単一ウエーハLPCVDおよびPECVD工程は通常片面堆積技術を用いることができるので、ウエーハの裏面には何も堆積しない。元の裏面窒化物/酸化物の状態に戻すために後で余分な工程を行なう必要がないので、これは利点である。

【0055】しかしバッチLPCVD工程を行なうと、一般に両面堆積になる。例えば、炉LPCVDポリシリコン工程では、表面および裏面ともにポリシリコン層が堆積する。その結果、次のRPT工程に進む前に裏面の窒化物/酸化物状態を元に戻すために、(例えばホトレジストマ

スクを用いて)裏面のポリシリコンを除くための後工程が必要である。

【0056】全てのLPCVDおよびPECVD工程が片面(前面)堆積であるような完全単一ウエーハ工場では、裏面の窒化物/酸化物状態を元に戻したまま保持するための、余分の製造工程が必要でないことは明かである。熱酸化工程(例えばフィールド酸化)では窒化物が酸化を妨げるので、裏面の窒化物の上に極めて薄い(例えば0.01ミクロン以下)酸化物層が成長する。

10 【0057】集積化技術フロー(例えばCMOS工程)で繰り返し熱酸化や酸化デグレーズ工程を行なうと、窒化物の厚さがいくらか減少する。しかし全フローを通じて失われる全窒化物は、最初の窒化物の厚さのごく一部である(最初の厚さの5-10%以下)。

【0058】集積化技術フロー中で、炉内で(両面堆積)LPCVD窒化ケイ素工程(例えばスペーサまたはローカル酸化マスクのため)を行なう場合は、両面に窒化物を堆積する前に裏面に適当なエッチング阻止材料層の薄い(0.05ミクロン以下)層を形成するための追加の工程を行なう。

【0059】その後裏面に選択的窒化物エッチングを行なうと、裏面の薄いポリシリコン層がエッチング阻止層となって、裏面の最上層の窒化物を取り除くことができる。その後望ましい元の裏面の窒化物/酸化物構造に戻すために、選択的ケイ素エッチングによりこのエッチング阻止層を取り除く。ここでも単一ウエーハ片面LPCVDおよびPECVD法を用いれば、余分な工程は必要ない。

【0060】本発明に関して、望ましい実施態様およびいくつかの代替法を参照して詳細に説明してきたが、この説明は単なる例示であって、制限的な意味に解釈してはならない。また本発明の実施態様の詳細についての多くの変更や本発明の別の実施態様が可能なことは、この記述を参照すれば、この技術を理解する者には明かであり、また行なうことができるものである。そのような変更や追加の実施態様は、全て特許請求の範囲で述べた本発明の真の範囲と精神に含まれるものである。

【0061】以上の説明に関して更に以下の項を開示する。

40 (1) ウエーハ裏面上に窒化ケイ素の上面層を形成することを特徴とする半導体ウエーハの製造方法。

【0062】(2) 前記窒化ケイ素と前記ウエーハ裏面との間に二酸化ケイ素の中間バッファ層を設ける、第1項に記載の方法。

【0063】(3) 前記半導体ウエーハを赤外光が透過しないように、前記ウエーハ裏面に高い濃度の不純物を注入する、第1項に記載の方法。

【0064】(4) 前記半導体ウエーハを赤外光が透過しないように、前記ウエーハ裏面に強く損傷を与える、第1項に記載の方法。

【0065】(5) 前記半導体ウエーハは、急熱処理製

造工程を用いる集積化処理に用いられる、第1 項に記載の方法。

【0066】(6) 前記集積化処理は全單一ウエーハ処理に基づく、第5 項に記載の方法。

【0067】(7) 前記集積化処理はバッチ処理と單一ウエーハ処理の組み合わせに基づく、第5 項に記載の方法。

【0068】(8) 前記半導体ウエーハの裏面構造および完全度が、各急熱処理工程の前および途中で保持される、第5 項に記載の方法。

【0069】(9) 前記急熱処理工程では、実時間のウエーハ温度の測定および制御のために高温計センサが用いられる、第5 項に記載の方法。

【0070】(10) 集積化処理のために半導体ウエーハ裏面を前処理する方法であって、前記ウエーハの前面に保護酸化物層を堆積し、前記ウエーハの裏面にシール酸化物層を堆積し、前記ウエーハの前面および裏面に窒化ケイ素層を堆積し、前記ウエーハの裏面をホトレジスト層で被膜し、前記ウエーハの前面から前記窒化物層を除き、前記ウエーハから前記ホトレジスト層を除き、前記ウエーハの前面から前記酸化物層を除くことを含む、半導体ウエーハ裏面を前処理する方法。

【0071】(11) 前記ウエーハはエピタキシャルウエーハである、第10項に記載の方法。

【0072】(12) 前記ウエーハは非エピタキシャルウエーハである、第10項に記載の方法。

【0073】(13) 集積化処理のために半導体ウエーハ裏面を前処理する方法であって、前記ウエーハの前面と裏面の両方に酸化ケイ素層を設け、前記ウエーハの裏面と前面に窒化ケイ素層を堆積し、前記ウエーハのものより不純物濃度が高い原子を、前記ウエーハ裏面に所定の深さに注入し、前記ウエーハ裏面をホトレジストで被覆し、前記前面の窒化物層を取り除き、前記ウエーハから前記前面酸化物を除き、前記ウエーハから前記ホトレジストを除き、前記ウエーハを徐冷することを含む、半導体ウエーハ裏面の前処理方法。

【0074】(14) 集積化処理のために半導体バルクウエーハ裏面を前処理する方法であって、前記ウエーハの前面に酸化物を形成し、前記ウエーハの裏面に不純物を注入したガラスを堆積し、前記ウエーハの裏面と前面に窒化ケイ素を堆積し、前記ウエーハの裏面をホトレジストで被膜し、前記前面から前記窒化ケイ素をエッチングし、前記ウエーハ前面の前記酸化物を除き、前記ウエーハの裏面から前記ホトレジストを除くことを含む、半導体バルクウエーハ裏面の前処理方法。

【0075】(15) 総合的な装置処理のためにエピタキシャル半導体ウエーハ裏面を前処理する方法であって、前記ウエーハの前面および裏面に酸化物層を堆積し、前記ウエーハの裏面および前面に窒化ケイ素を堆積し、前記裏面をホトレジストで被膜し、前記ウエーハから前記

前面の窒化物をエッチングで除き、前記ウエーハから前記前面の酸化物をエッチングで除き、前記ウエーハの裏面から前記ホトレジストを除くことを含む、エピタキシャル半導体ウエーハ裏面の前処理方法。

【0076】(16) RTP による総合的な装置処理のための適切なウエーハ裏面構造を形成するいくつかの工程フローを提案する。ここに提案するウエーハ裏面状態は、多重集積化單一ウエーハおよび急熱処理(RTP) サイクルに基づく集積化製造工程フローに適用できる。これらの裏面の状態により、再現性のあるRTP の均一性と、正確な高温の校正および測定が保証される。ウエーハ裏面の近くに不純物濃度の高い層を形成することにより、高温においても、ケイ素の低圧化学的成長法などにより低温のRTP 工程においても、赤外線がほとんど透過せず、再現性のあるRTP 工程の均一性が保証される。裏面に2 層(酸化物および窒化物) を用いることにより、熱酸化のために不純物の外方拡散と裏面酸化物の成長が起こるのを防ぐ。更に全フローを通じて、裏面の窒化ケイ素層は均一の裏面放射率を確保する。これは窒化ケイ素が酸化を妨げ、またエッチングを妨げるためである。開示した裏面構造は、総合的なフローを通じてRTP 中および他の装置の製造段階中に放射率の変化やドリフトが起こるのを防ぐ。

【0077】本出願は、出願番号:07/815,653 、名称:均一で再現性のある急熱処理のための半導体ウエーハの調整、出願日:1991 年12月31日、出願者:メールダッド・M・モスレイ、ジョン・クエニおよびリノ・ベロ、の部分継続である。

【図面の簡単な説明】

【図1】本発明の処理段階によって生成した半導体ウエーハ構造の断面図である。

【図2】本発明の処理段階によって生成した半導体ウエーハ構造の断面図である。

【図3】本発明の処理段階によって生成した半導体ウエーハ構造の断面図である。

【図4】本発明の処理段階によって生成した半導体ウエーハ構造の断面図である。

【図5】本発明の処理段階によって生成した半導体ウエーハ構造の断面図である。

【図6】本発明の処理段階によって生成した半導体ウエーハ構造の断面図である。

【図7】本発明の処理段階によって生成した半導体ウエーハ構造の断面図である。

【図8】本発明の処理段階によって生成した半導体ウエーハ構造の断面図である。

【図9】本発明の処理段階によって生成した半導体ウエーハ構造の断面図である。

【図10】本発明の処理段階によって生成した半導体ウエーハ構造の断面図である。

【図11】本発明の処理段階によって生成した半導体ウ

エーハ構造の断面図である。

【図12】本発明の処理段階によって生成した半導体ウエーハ構造の断面図である。

【図13】本発明の処理段階によって生成した半導体ウエーハ構造の断面図である。

【図14】本発明の処理段階によって生成した半導体ウエーハ構造の断面図である。

【図15】本発明の処理段階によって生成した半導体ウエーハ構造の断面図である。

【図16】本発明の処理段階によって生成した半導体ウエーハ構造の断面図である。

【図17】本発明の処理段階によって生成した半導体ウエーハ構造の断面図である。

【図18】本発明の処理段階によって生成した半導体ウエーハ構造の断面図である。同じ番号は同じ部分を表わす。

【符号の説明】

2 不純物濃度の低い領域

4 不純物濃度の高い領域

6 保護酸化物層

8 シール酸化物層

10 窒化ケイ素層

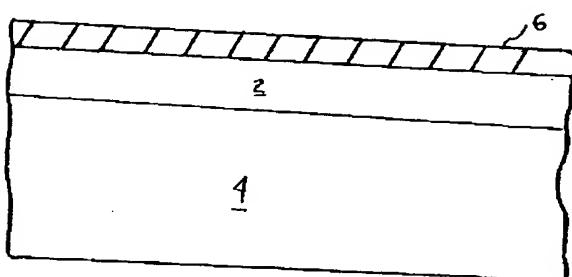
10 ホトレジスト層

14 不純物濃度の高い層

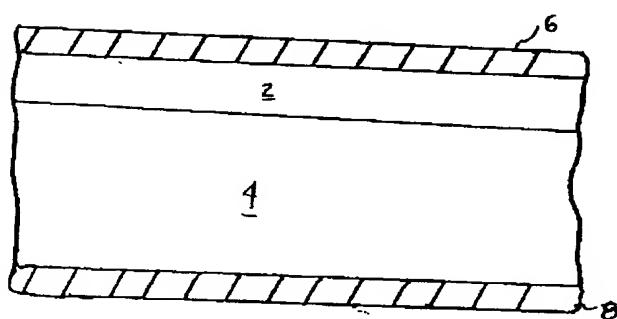
16 ホウケイ酸ガラス層

17 p<sup>+</sup> 不純物層

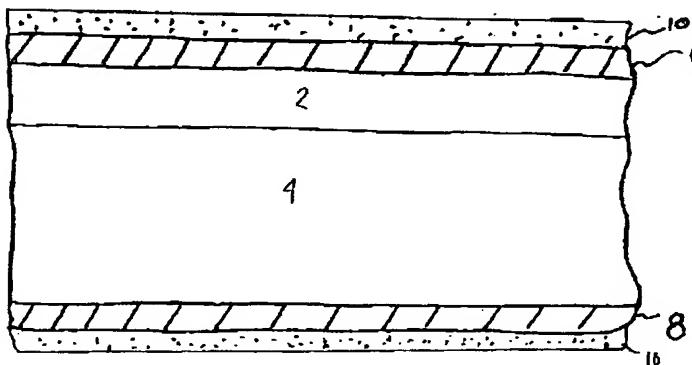
【図1】



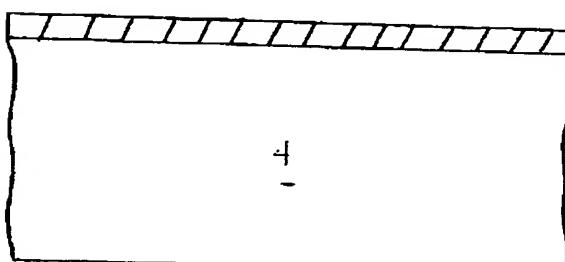
【図2】



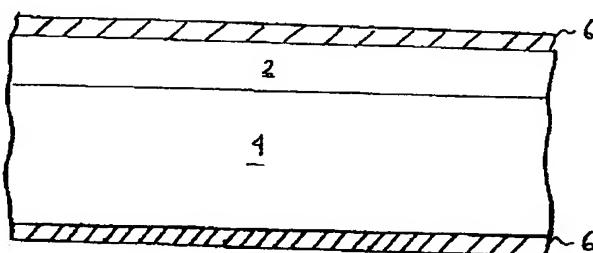
【図3】



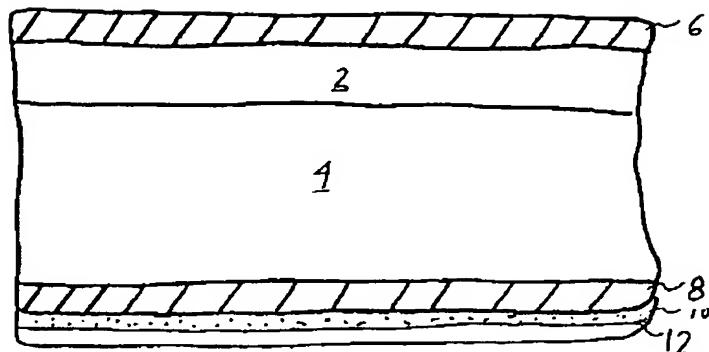
【図11】



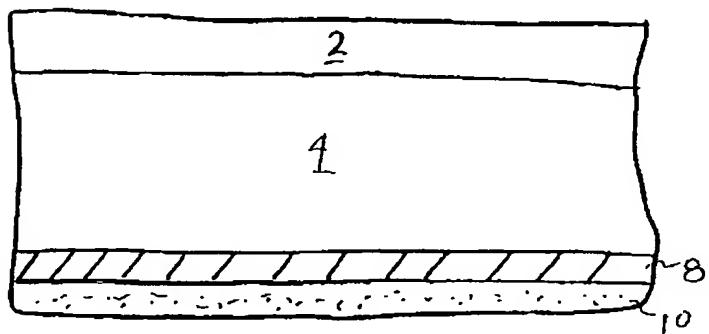
【図15】



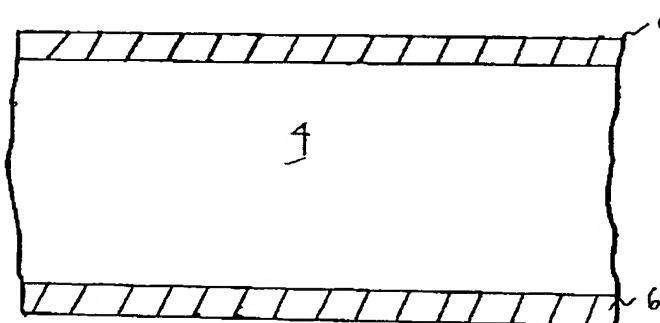
【図4】



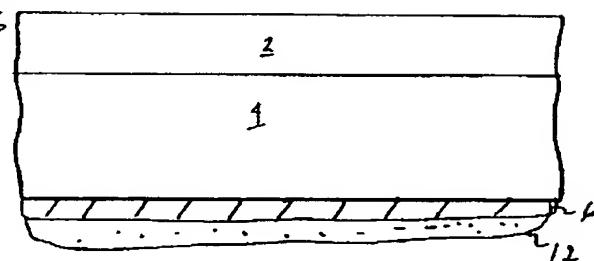
【図5】



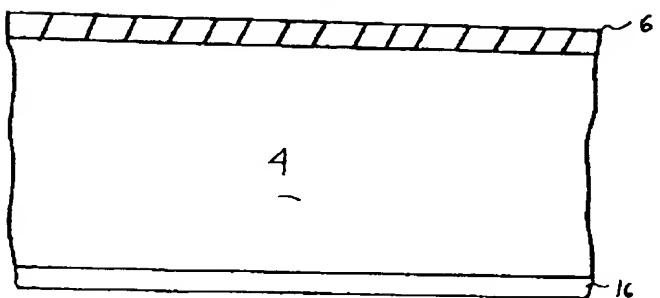
【図6】



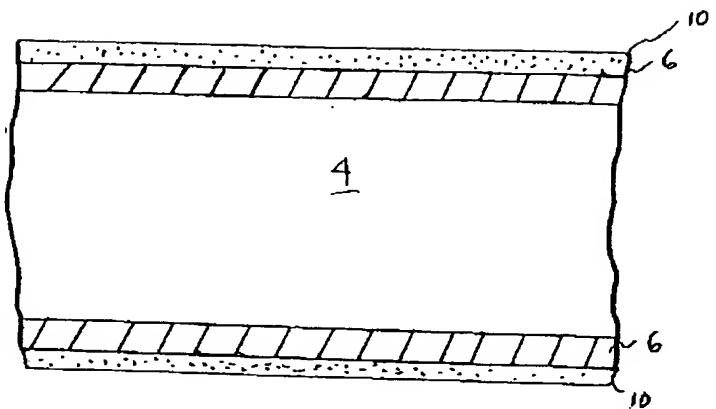
【図18】



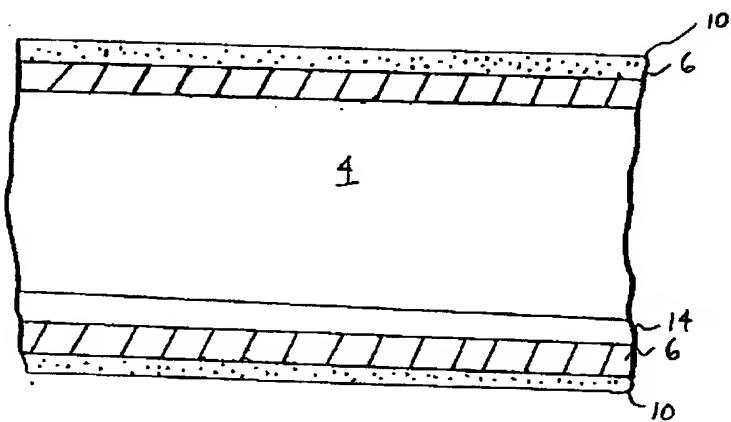
【図12】



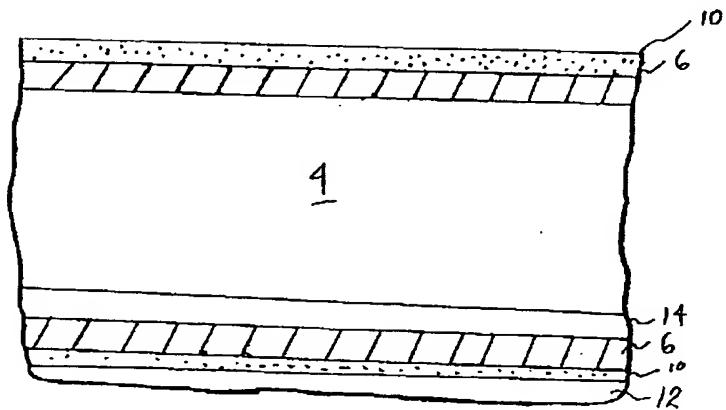
【図7】



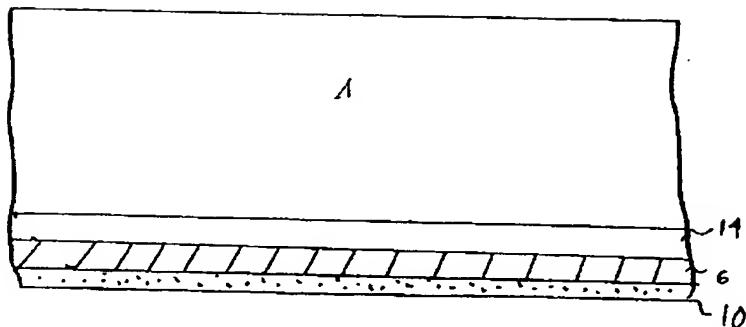
【図8】



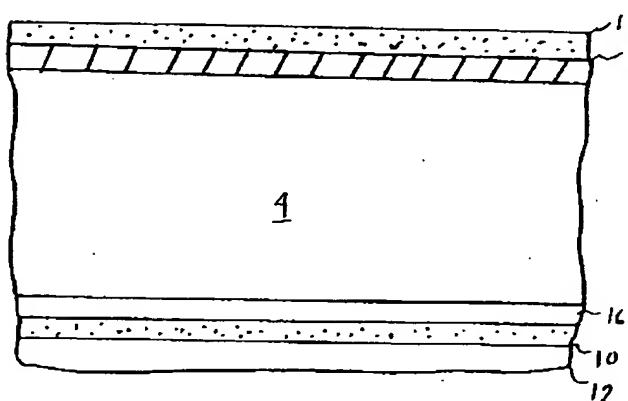
【図9】



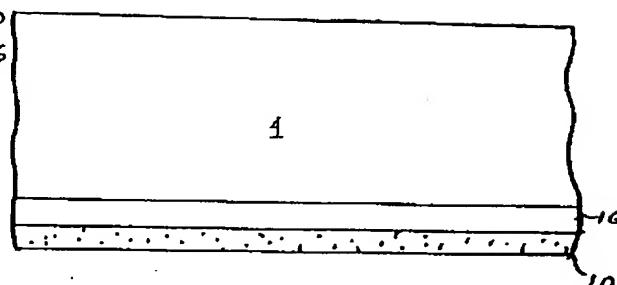
【図10】



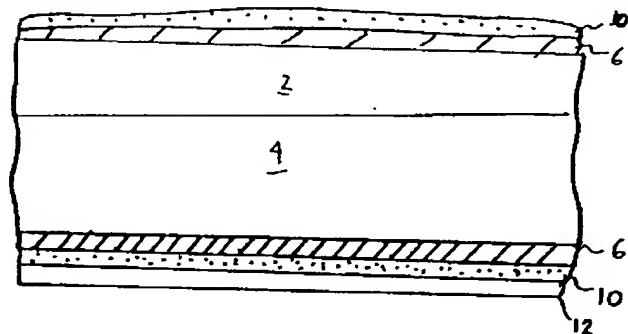
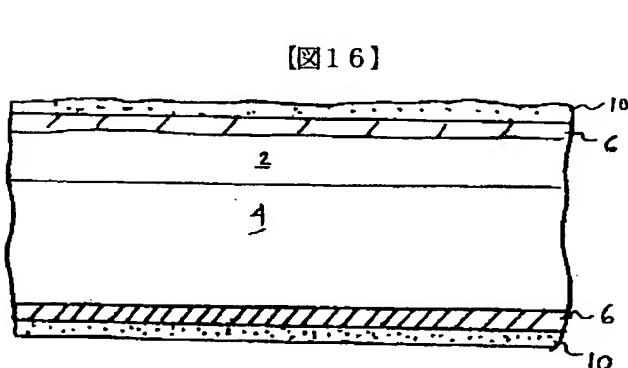
【図13】



【図14】



【図17】



フロントページの続き

(72)発明者 リノ ペロ

アメリカ合衆国テキサス州ダラス, ロイド

ドライブ 18790, アパートメント ナ

ンバー 724

